

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

CLIPPEDIMAGE= JP406283639A

PAT-NO: JP406283639A

DOCUMENT-IDENTIFIER: JP 06283639 A

TITLE: HYBRID INTEGRATED CIRCUIT

PUBN-DATE: October 7, 1994

INVENTOR-INFORMATION:

NAME

OTA, SUSUMU

OKAWA, KATSUMI

SAKAMOTO, NORIAKI

ASSIGNEE-INFORMATION:

NAME

SANYO ELECTRIC CO LTD

COUNTRY

N/A

APPL-NO: JP05066741

APPL-DATE: March 25, 1993

INT-CL (IPC): H01L023/48;H01L025/07 ;H01L025/18

ABSTRACT:

PURPOSE: To shorten the lengths of wires as much as possible by mounting one copper plate to which a power element is firmly fixed on a substrate and arranging other copper plates upon the one copper plate in a separating state.

CONSTITUTION: After forming an inverter circuit on a metallic substrate 1 with an insulating layer 2 in between, a first power supply line, second power supply line, and output line for supplying current to a load are respectively formed of first, second, and third copper plates 4, 5, and 6A. A source- and sink-side switching elements 7 and 8 are firmly fixed onto the first and third

copper plates 4 and 6A, respectively. An external lead terminal is formed by bending part of the copper plate 6A. The first and third copper plates 4 and 6A are firmly fixed onto the substrate 1 and the second copper plate 5 is positioned at a distance from the surface of the substrate 1. Therefore, the occurrence of current losses at the external lead terminal fixing section can be suppressed and, at the same time, the size of this power hybrid integrated circuit can be reduced.

COPYRIGHT: (C)1994,JPO

JP-A-6-283639

Hybrid IC

[Detailed Explanation of the Invention]

[Embodiments]

5 [0021]

The subject matter of the present invention is to directly fix both the first and third copper plates (4) and (6) on which switching elements are provided on a substrate (1) and to locate the second copper plate (5) on which switching element is not provided, in a position away from the substrate (1) surface. In other words, the second copper plate (5) is located away from and overlapped on the third copper plate (6) connected with the second copper plate. Specifically, the second copper plate (5) is supported by a case member (10), which is described later, and when the substrate (1) and case member (10) are integrated, the second copper plate (5) is located so as to overlap a part of the third copper plate (6). When the second copper plate (5) is located away from the third copper plate (6), the second copper plate and the switching element on the third copper plate (6) are connected with a wire. Therefore, attention must be paid so that the second copper plate (5) and the switching element on the third copper plate (6) may not be entirely overlapped. In the drawings,

it looks that the second and third copper plates (5) and (6) are fairly away from each other, actually the distance between the second and third copper plates (5) and (6) is approximately 2 to 5 mm.

5

[Brief Description of the Drawings]

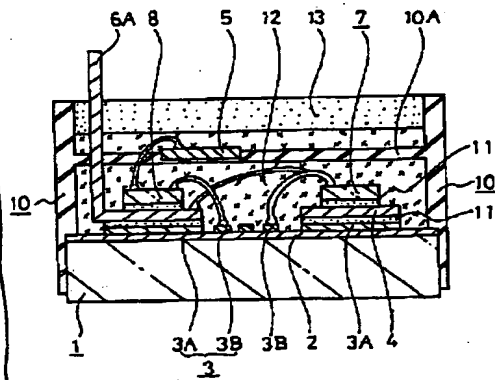
[Explanation of the Codes]

- (1) Metal substrate
- (2) Insulator layer
- 10 (3) Conductive path
- (4) First copper plate
- (5) Second copper plate
- (6) Third copper plate
- (7)&(8) Switching elements
- 15 (9)&(11) Solder layer
- (10) Case member
- (10A) Bar

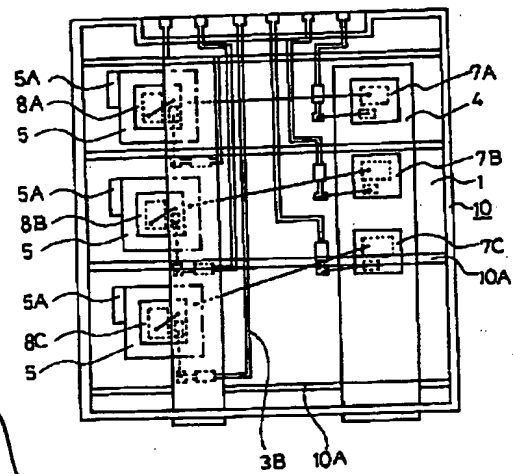
- (1) 金属基板
 (2) 絶縁層
 (3) 導電路
 (4) 第1の銅板
 (5) 第2の銅板

- (6) 第3の銅板
 (7) (8) スイッチング素子
 (9) (11) 半田層
 (10) ケース材
 (10A) バー

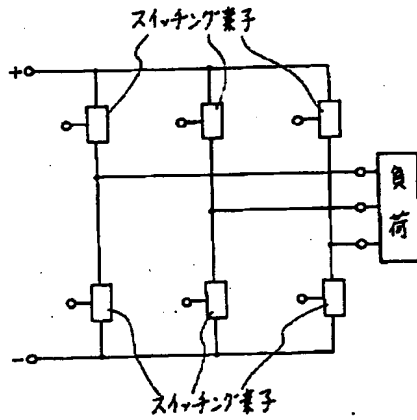
【図1】 FIG. 1



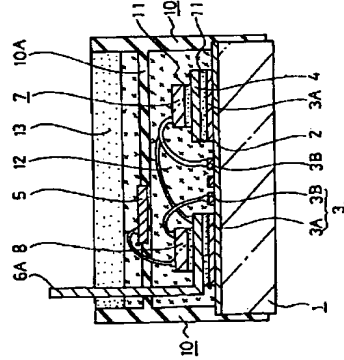
【図2】 FIG. 2



【図3】



(51)InCL ¹ H 01 L 23/48 25/07 25/18	識別記号 G	行内整理番号 F I	技術及示例所
(21)出願番号 特願平5-66741	(22)出願日 平成5年(1993)3月25日	(71)出願人 000001899 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号 (72)発明者 太田 晋 大阪府守口市京阪本通2丁目18番地 三洋 電機株式会社内 (72)発明者 大川 克実 大阪府守口市京阪本通2丁目18番地 三洋 電機株式会社内 (72)発明者 坂本 則明 大阪府守口市京阪本通2丁目18番地 三洋 電機株式会社内 (74)代理人 弁理士 西野 卓嗣	審査請求 未請求 請求項の数 2 O L (全 5 頁) H 01 L 25/ 04 C



(57)【要約】
【目的】 外部リード端子の固着部分における電流損失を抑制し、且つパワー集成集積回路のサイズを小型化する。

【構成】 金属基板(1)上に絶縁層(2)を介してインパクタ回路が形成され、インパクタ回路は第1電圧ラインは第1の銅板(4)、第2電圧ラインは第2の銅板(5)、負荷に接続され且つ電流供給する出力端子は第3の銅板(6)で形成され、第1の銅板(4)の上にインダクタンス調整用のスワッチング素子(7)が、第2の銅板(5)の上にはシントンのスワッチング素子(8)が設置され、少なくとも第3の銅板(6)の一部を折曲げ外部リード端子(9A)とし兼用した導成線を基板上であって、第1および第3銅板(4)(6)を接続路であって、第1および第2銅板(1)表面と隣接した位置に配置する。

【特許請求の範囲】

【請求項1】 金属基板に絶縁層を介して固着された複数の一の銅板上にパウア半導体素子を固着し前記基板とケークース材が一体にされた通気集熱回路において、前記一の銅板は前記基板は前記ケークース材に支持され且つ前記基板表裏以外の他の銅板は前記ケークース材に支持され且つ前記基板表裏面と隣りすると共に前記一の銅板と重畳して配置されたことを特徴とする建熱集熱回路。

【補足第2】 金属基板上絶縁膜を介してインパダクタ回路が形成され、前記インパダクタ回路を構成する第1電圧源回路は第1の極板、第2電圧源回路は第2の極板と第3の極板とに接続され且つ電流を供給する出力端子は第3の極板で形成され、前記第3の極板上にはソース側のスイッチング素子が固定され、前記第3の極板上にはシンク側のスイッチング素子が、前記第3の極板に対してはシンク側のスイッチング素子が固定され、少なくとも前記第3の極板の上で一部が曲げて外部より導通とし兼用として構成集積回路を形成されており、前記第1および第3の極板は前記基板の上に設けられており、前記第2の極板は前記基板背面に設けられた位置に固定され、このことを特徴としたことを要しない。

【発明の詳細な説明】

【0001】
【産業上の利用分野】本発明は、混成集積回路に関し、特にインバータ回路等のパワー回路を実装した大電流用の混成集積回路に関する。

[0002]

[illegible]

[0003]

【発明が解決しようとする課題】従来構造の大電流用抵抗集成回路では上記のように外部回路と接続するための各リード端子が半田層を介して基板上に固着される構造であるため、以下の不具合がある。すなわち、半田層自体の電気抵抗値が大きいために電流損失を起し発熱量が増加する。

【0004】②電流出力経路の導電路上に半田層を介し

て外部リード端子が固着される場合、半田層表面が酸化したとき経時変化に伴って半田層が劣化し、信頼性面で著しく低下するという問題があった。

③ 基板上に各リード端子を半田固着するための専用のランド（パッド）を形成しなければならず基板サイズを小型化する場合の弊害となり、大電流用の集成集積回路自体のサイズを小型化にすることができない。

【0005】また、基板上にインジウムペルオキシ回路を構成した場合には、スイッチング素子のエミッタあるいはソース電極と周辺の導体パターンとを接続するワイヤ配線が長くなり、ワイヤ自体の抵抗およびインダクタンス成分が増加する。それにより、スイッチング素子のスイッチングノイズが増加し、スイッチング素子の駆動作を遅延するおそれがあった。

【0006】から不具合を解決するためには、スイッチング素子のスイッチングスピードを速くすることで解決できるが、その反面スイッチング素子の応答性が低下してしまうという新たな問題がある。本発明は上述した課題に鑑みてなされたものでこの発明の目的は、外部回路端子間の寄生容量における電圧降下を抑制し、且つパワー用回路の固定容量部間のスイッチング速度を極めて小型化しし損耗低減を向上させた超高速電源回路を提供することを目的とする。

【0007】

【課題を解決するための手段】上述した課題を解決し、目的を達成するために、次の発明に係る第一の建設機械は、回路は、金属製軌道の上に絶縁層を有して固着された複数の電線（ケーブル）の鋼板の上に、半導体素子を固着し前記基板に電線（ケーブル）が一体化された構成要素（回路）の鋼板は、鋼板の上に直接固着され、一の鋼板以外の他の鋼板はケーブル一材に支持される位且つ該表面と離間すると共に一の鋼板へ電圧を付与する。第二の建設機械は、この特徴とされている。

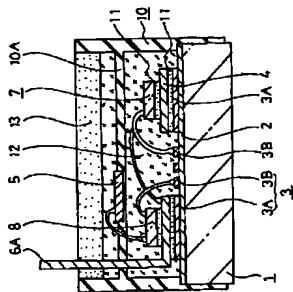
【0008】また、この発明に係る第2の組成物は銅回路板上に起稼役を介して回路が形成され、インダクタ回路を構成する第1電源ラインは第1の銅板、第2電源ラインは第2の銅板、負極に接続され且つ電流供給を受ける第3の銅板で形成され、第1の銅板を供給する出力ラインは第3の銅板で形成され、第1の銅板上にはパライズ側のスイッチング素子が第3の銅板上にはシンク側スイッチング素子が固着され、少なくとも前記第3の銅板の一部を析出させて外部リード端子として兼用し、第1および第3の銅板を基板上に固着し、第2の銅板を基板表面と隣間に配置したことを特徴としている。

[000]

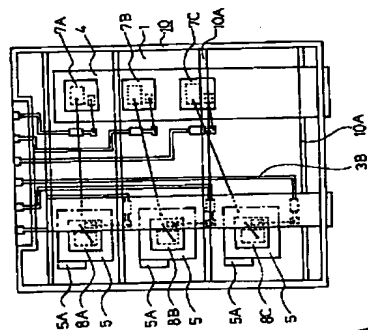
【作用】以上のように構成される遊走集積回路においては、パワー半導体素子が固定された一の銅板を基板上に直接実装し、パワー半導体素子が固定されない他の銅板は基板表面と隣り合わせかつ二つの銅板に配置する位置に配置して他の銅板と隣り合わせまた半導体素子と他の銅板とを接続するワイヤ配線または最短路で接続することができる。

- | | | | |
|-----|-------|----------|----------|
| (1) | 金属基板 | (6) | 第3の銅板 |
| (2) | 絶縁層 | (7) (8) | スイッチング素子 |
| (3) | 導電路 | (9) (11) | 半田層 |
| (4) | 第1の銅板 | (10) | ケース材 |
| (5) | 第2の銅板 | (10A) | パター |

【図1】



【図2】



【図3】

